S2 – Examen 4 – Corrigé
Architecture des ordinateurs

Durée : 1 h 30

Inscrivez vos réponses exclusivement sur le document réponse.
Ne pas détailler les calculs sauf si cela est explicitement demandé.
Ne pas écrire à l'encre rouge ni au crayon à papier.

Exercice 1 (5 points)

Répondre aux questions présentes sur le document réponse.

Exercice 2 (4 points)

On souhaite réaliser une mémoire ROM d'une capacité de 256 Mib (que l'on notera ***M***) à l'aide de plusieurs mémoires ROM d'une capacité de 8 Mib (que l'on notera ***m***). La mémoire ***M*** possède un bus de donnée de 16 bits et les mémoires ***m*** un bus de donnée de 4 bits. Répondez aux questions sur le document réponse.

Exercice 3 (4 points)

Un système à microprocesseur comporte une mémoire morte (ROM), une mémoire vive (RAM) et deux périphériques (**P1** et **P2**). Leurs capacités (en bits) sont respectivement 4 Mib, 256 Kib, 8 Kib et 2 Kib. Le microprocesseur possède un bus d'adresse de 24 bits (les bits d'adresse sont numérotés de *A0* à *A23* et *A0* est le bit poids faible). Tous les composants ont un bus de donnée de 8 bits. La ROM sera située dans les adresses les plus faibles, viendront ensuite la RAM, **P1** et **P2**.

1. Donnez la taille du bus d'adresse de chaque mémoire et de chaque périphérique.

Pour tout le reste de l'exercice, c'est le mode linéaire qui sera utilisé.

2. Donnez les bits de sélection qui serviront au décodage.
3. En tenant compte du signal AS (*Address Strobe*), donnez les expressions des signaux CS pour tous les composants reliés au microprocesseur.
4. Donnez les adresses hautes et basses de chaque composant (vous utiliserez la représentation hexadécimale à 6 chiffres).

Exercice 4 (5 points)

Un système à microprocesseur comporte une mémoire morte (ROM), une mémoire vive (RAM) et deux périphériques (**P1** et **P2**). Leurs capacités (en octets) sont respectivement 4 Kio, 2 Kio, 1 Kio et 64 octets. Le microprocesseur possède un bus d'adresse de 16 bits (les bits d'adresse sont numérotés de *A0* à *A15* et *A0* est le bit poids faible). Tous les composants ont un bus de donnée de 8 bits. La ROM sera située dans les adresses les plus faibles, viendront ensuite la RAM, **P1** et **P2**.

1. Donnez la taille du bus d'adresse de chaque mémoire et de chaque périphérique.
2. Est-il possible de réaliser un décodage de type linéaire ?

Pour tout le reste de l'exercice, c'est le mode zone qui sera utilisé avec le moins de zones possible.

3. Donnez les bits de sélection qui serviront au décodage.
4. En tenant compte du signal AS (*Address Strobe*), donnez les expressions des signaux CS pour tous les composants reliés au microprocesseur.
5. Donnez les adresses hautes et basses de chaque composant (vous utiliserez la représentation hexadécimale à 4 chiffres).
6. Quelle est la redondance (le nombre d'images) des différents composants ?

Exercice 5 (2 points)

Un système à microprocesseur comporte une mémoire morte (ROM), une mémoire vive (RAM) et deux périphériques (**P1** et **P2**). Le nombre de fils d'adresse pour ces composants sont respectivement 23, 21, 15 et 10. Le microprocesseur possède un bus d'adresse de 24 bits (les bits d'adresse sont numérotés de *A0* à *A23* et *A0* est le bit poids faible). Tous les composants ont un bus de donnée de 8 bits. La ROM sera située dans les adresses les plus faibles (elle commencera à l'adresse 0), viendront ensuite la RAM, **P1** et **P2**. On utilisera une méthode consistant à ne pas laisser d'espace vide entre les différentes adresses de chaque composant.

1. Donnez les adresses hautes et basses de chaque composant (vous utiliserez la représentation hexadécimale à 6 chiffres).
2. En tenant compte du signal AS (*Address Strobe*), donnez les expressions **les plus simples** des signaux CS pour tous les composants reliés au microprocesseur.

Nom : ..... Prénom : ..... Classe : .....

DOCUMENT RÉPONSE À RENDRE

Exercice 1

Question	**Réponse**
Une mémoire possède une largeur de 8 bits et une capacité (en octets) de 128 Kio. Combien de fils d'adresse possède cette mémoire ?	17 fils
Un mémoire possède un bus de donnée de 16 fils et un bus d'adresse de 16 fils. **En puissance de deux**, quelle est la capacité en bits de cette mémoire ?	2^{20} bits
Une mémoire **M1** possède un bus de donnée de 8 fils et un bus d'adresse de 16 fils. On assemble deux mémoires **M1** en parallèle pour former une mémoire **M2**. Quelle est la taille du bus d'adresse de la mémoire **M2** ?	16 bits
Un microprocesseur possède un bus d'adresse de 20 fils. Six fils d'adresse sont utilisés pour la sélection des composants. À l'aide du décodage par zone, quel est le nombre maximum de composants que l'on peut connecter à ce microprocesseur ?	64
Un microprocesseur possède un bus d'adresse de 22 fils. Il est connecté en mode linéaire aux quatre composants suivants : • une ROM (15 fils d'adresse) ; • une RAM (12 fils d'adresse) ; • deux périphérique quelconque (10 fils d'adresse). Combien de fils d'adresse sont inutilisés dans le cas de la mémoire RAM ?	6 fils

Exercice 2

Question	**Réponse**
Quelle est la profondeur de la mémoire ***m*** ?	**2^{21} mots**
Quelle est la profondeur de la mémoire ***M*** ?	**2^{24} mots**
Donnez le nombre de fils du bus d'adresse de la mémoire ***m***.	**21 fils**
Donnez le nombre de fils du bus d'adresse de la mémoire ***M***.	**24 fils**
Combien de mémoires doit-on assembler en parallèle ?	**4 mémoires**
Combien de mémoires doit-on assembler en série ?	**8 mémoires**
Combien de bits d'adresse vont servir à déterminer les entrées *CS* des mémoires ?	**3 bits d'adresse**
Quand la mémoire ***M*** est active, combien de mémoires ***m*** sont actives simultanément ?	**4 mémoires *m***

Exercice 3

1. ROM : 19 bits

   RAM : 15 bits

   P1 : 10 bits

   P2 : 8 bits

2. Bits de sélection :
   A23, A22, A21, A20

3. CS_{ROM} = AS.A20 CS_{P1} = AS.A22

   CS_{RAM} = AS.A21 CS_{P2} = AS.A23

4.

Composant	**Adresse basse**	**Adresse haute**
ROM	100000	17FFFF
RAM	200000	207FFF
P1	400000	4003FF
P2	800000	8000FF

Exercice 4

1. ROM : 12 bits RAM : 11 bits P1 : 10 bits P2 : 6 bits	2. Décodage linéaire possible (oui ou non) ? Oui 3. Bits de sélection : A15, A14

4. $CS_{ROM} = AS.\overline{A15}.\overline{A14}$ $CS_{P1} = AS.A15.\overline{A14}$

   $CS_{RAM} = AS.\overline{A15}.A14$ $CS_{P2} = AS.A15.A14$

Composant	5.		6.
	Adresse basse	**Adresse haute**	**Nombre d'images**
ROM	0000	0FFF	4
RAM	4000	47FF	8
P1	8000	83FF	16
P2	C000	C03F	256

Exercice 5

1.

Composant	Adresse basse	Adresse haute
ROM	000000	7FFFFF
RAM	800000	9FFFFF
P1	A00000	A07FFF
P2	A08000	A083FF

2.

$CS_{ROM} = AS.\overline{A23}$ $CS_{P1} = AS.A23.A21.\overline{A15}$

$CS_{RAM} = AS.A23.\overline{A21}$ $CS_{P2} = AS.A23.A21.A15$

Si vous manquez de place, vous pouvez utiliser le cadre ci-dessous.